

コンピュータハードウェア (4)

坂井 修一

東京大学大学院 情報理工学系研究科 電子情報学専攻
東京大学 工学部 電子情報工学科 / 電気工学科

- はじめに
- パイプライン処理 (1)

コンピュータハードウェア

東大・坂井

はじめに

- 本講義の目的
 - コンピュータアーキテクチャの基本を学ぶ
- 時間・場所
 - 火曜日 10:15 - 11:45, 工3 - 31
- ホームページ (ダウンロード可能)
 - url: <http://www.mtl.t.u-tokyo.ac.jp/~sakai/hard/>
- 教科書
 - 坂井修一『コンピュータアーキテクチャ』(コロナ社、電子情報レクチャーシリーズC-9)
教科書通りやります
- 参考書
 - D. Patterson and J. Hennessy, Computer Organization & Design, 2nd Ed. (邦訳『コンピュータの構成と設計』(第2版)上下 (日経B P))
 - 馬場敬信『コンピュータアーキテクチャ』(改訂2版)、オーム社
 - 富田真治『コンピュータアーキテクチャ』a、丸善
- 予備知識： 論理回路
 - 坂井修一『論理回路入門』、培風館
- 成績
 - 試験 (+ 出席)

コンピュータハードウェア

東大・坂井

講義の概要と予定 (1 / 2)

1. コンピュータアーキテクチャ入門
デジタルな表現、負の数、実数、加算器、ALU, フリップフロップ、レジスタ、計算のサイクル
2. データの流れと制御の流れ
主記憶装置、メモリの構成と分類、レジスタファイル、命令、命令実行の仕組み、実行サイクル、算術論理演算命令、シーケンサ、条件分岐命令
3. 命令セットアーキテクチャ
操作とオペランド、命令の表現形式、アセンブリ言語、命令セット、算術論理演算命令、データ移動命令、分岐命令、アドレッシング、サブルーチン、RISCとCISC
4. パイプライン処理 (1)
パイプラインの原理、命令パイプライン、オーバヘッド、構造ハザード、データハザード、制御ハザード
5. パイプライン処理 (2)
フォワードリング、遅延分岐、分岐予測、命令スケジューリング
6. キャッシュ
記憶階層と局所性、透過性、キャッシュ、ライトスルーとライトバック、ダイレクトマップ型、フルアソシティブ型、セットアソシティブ型、キャッシュミス

コンピュータハードウェア

東大・坂井

講義の概要と予定 (2 / 2)

7. 仮想記憶
仮想記憶、ページフォールト、TLB、物理アドレスキャッシュ、仮想アドレスキャッシュ、メモリアクセス機構
8. 命令レベル並列処理 (1)
並列処理、並列処理パイプライン、VLIW、スーバスカラ、並列処理とハザード
9. 命令レベル並列処理 (2)
静的最適化、ループアンローリング、ソフトウェアパイプライン、トレーススケジューリング
10. アウトオブオーダー処理
インオーダーとアウトオブオーダー、フロー依存、逆依存、出力依存、命令ウィンドウ、リザベーションステーション、レジスタリネーミング、マッピングテーブル、リオーダーバッファ、プロセッサの性能
11. 入出力と周辺装置
周辺装置、ディスプレイ、二次記憶装置、ハードウェアインタフェース、割り込みとポーリング、アービタ、DMA、例外処理

試験： 7月後半

コンピュータハードウェア

東大・坂井

4. パイプライン処理 (1)

■ 内容

- 命令パイプライン
 - パイプラインの原理
 - 命令パイプラインの基本
 - 基本命令パイプラインの実現
- 基本命令パイプラインの阻害要因
 - オーバヘッド
 - ハザード
 - 構造ハザード
 - データハザード
 - 制御ハザード

コンピュータハードウェア

東大・坂井

パイプラインの原理

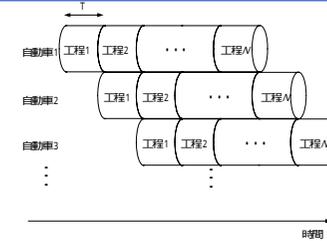


図 4.1 パイプラインの基本

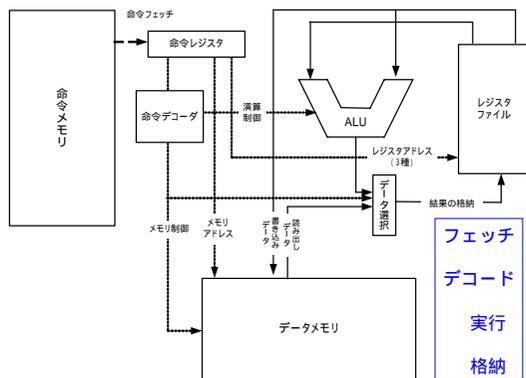
■ パイプライン

- 全体の作業を多数の工程に分割し、各工程を並列に処理することで、単位時間あたりの処理量を飛躍的に向上させる流れ作業のこと
- 実行時間：ひとつの作業の開始から終了までの時間 ($N \times T$)
- スループット：単位時間あたりに完了する作業量 ($1 / T$)
- ステージ：工程のこと

コンピュータハードウェア

東大・坂井

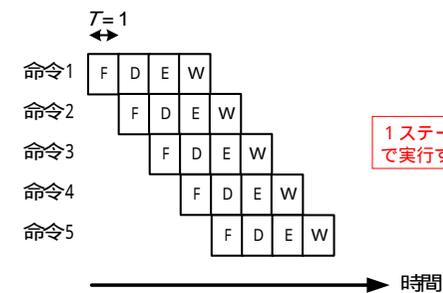
命令実行の基本形



コンピュータハードウェア

東大・坂井

基本命令パイプライン



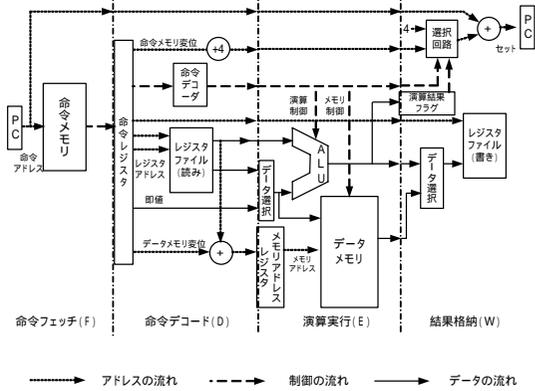
F: 命令フェッチ, D: 命令デコード, E: 演算実行, W: 結果格納

図 4.2 基本命令パイプラインの理想的な動作

コンピュータハードウェア

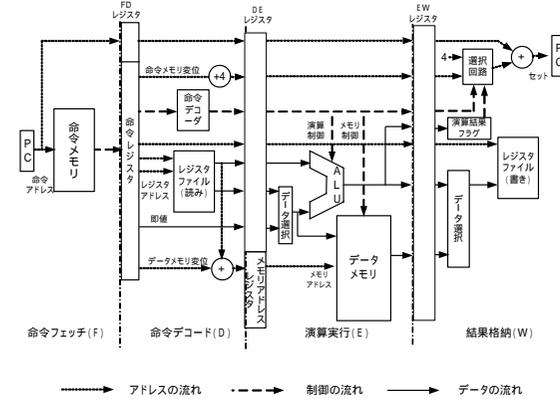
東大・坂井

基本命令パイプラインの信号の流れ



問題： 全ステージでデータが素通し
コンピュータハードウェア 東大・坂井

基本命令パイプライン



コンピュータハードウェア **パイプラインレジスタの導入** 東大・坂井

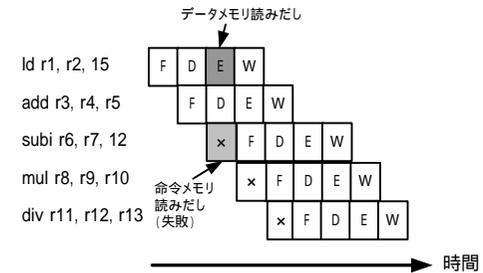
パイプラインの阻害要因

- オーバヘッド
 - 本来の処理では存在しなかった余計な時間のこと
 - 最も時間のかかるステージの処理時間で全体のスループットが決まる (律速ステージ)
 - 対策： できるだけ各ステージの処理時間をあわせる
 - パイプラインレジスタによる遅延
 - 対策： 高速なレジスタを使う 限界あり
- ハザード
 - クロックごとにパイプライン動作させられない状態のこと
 - 構造ハザード
 - データハザード
 - 制御ハザード
- ストール
 - ハザードによって命令の実行が止められる状態のこと

コンピュータハードウェア 東大・坂井

構造ハザード

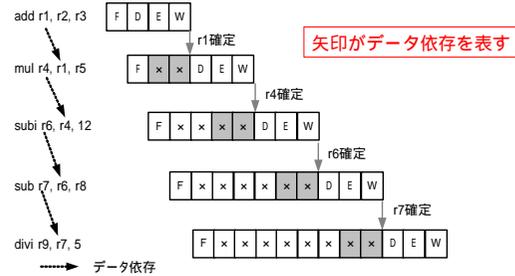
- 構造ハザード
 - コンピュータの内部構成が原因のハザードのこと
 - あるステージを実行中の命令Aと別のステージを実行中の命令Bが、同じハードウェア資源を使わなければならない場合に生じる



コンピュータハードウェア ×の箇所、メモリアクセスが衝突するので構造ハザードが起こる。 東大・坂井

データハザード

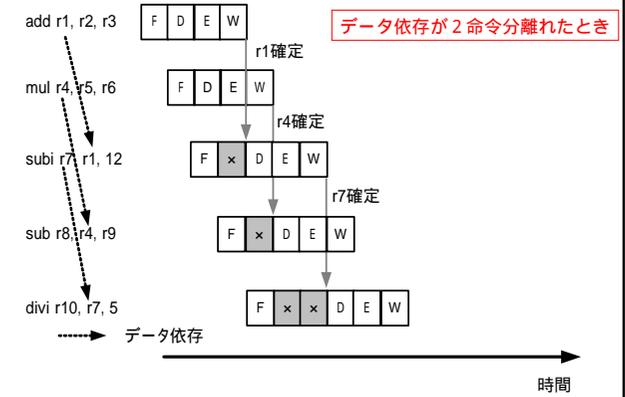
- データ依存
 - 命令Aがデータを生成し、これを命令Bが使うとき、BはAにデータ依存であるという
- データハザード
 - データ依存が解消しないことによるハザード



コンピュータハードウェア

東大・坂井

データハザード(続)

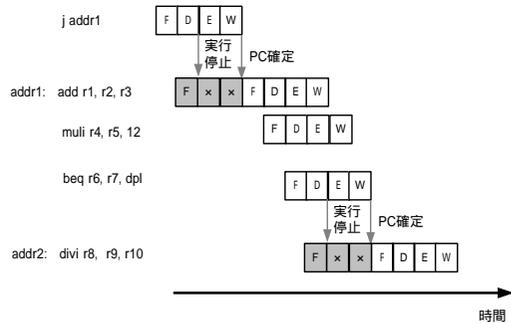


コンピュータハードウェア

東大・坂井

制御ハザード

- 制御依存
 - 制御命令とそれ以後の命令の依存
- 制御ハザード
 - 制御依存によるハザード



コンピュータハードウェア

東大・坂井