

コンピュータハードウェア (2)

坂井 修一

東京大学大学院 情報理工学系研究科 電子情報学専攻
東京大学 工学部 電子情報工学科 / 電気工学科

- はじめに
- データの流れと制御の流れ

コンピュータハードウェア

東大・坂井

はじめに

- 本講義の目的
 - コンピュータアーキテクチャの基本を学ぶ
- 時間・場所
 - 火曜日 10:15 - 11:45、I3 - 31
- ホームページ (ダウンロード可能)
 - url: <http://www.mtl.t.u-tokyo.ac.jp/~sakai/hard/>
- 教科書
 - 坂井修一『コンピュータアーキテクチャ』(コロナ社、電子情報レクチャーシリーズC-9)
教科書通りやります
- 参考書
 - D. Patterson and J. Hennessy, Computer Organization & Design, 2nd Ed. (邦訳『コンピュータの構成と設計』(第2版)上下 (日経 B P))
 - 馬場敬信『コンピュータアーキテクチャ』(改訂2版)、オーム社
 - 富田真治『コンピュータアーキテクチャ』a、丸善
- 予備知識： 論理回路
 - 坂井修一『論理回路入門』、培風館
- 成績
 - 試験 (+出席)

コンピュータハードウェア

東大・坂井

講義の概要と予定 (1 / 2)

1. コンピュータアーキテクチャ入門
デジタルな表現、負の数、実数、加算器、ALU、フリップフロップ、レジスタ、計算のサイクル
2. データの流れと制御の流れ
主記憶装置、メモリの構成と分類、レジスタファイル、命令、命令実行の仕組み、実行サイクル、算術論理演算命令、シーケンサ、条件分岐命令
3. 命令セットアーキテクチャ
操作とオペランド、命令の表現形式、アセンブリ言語、命令セット、算術論理演算命令、データ移動命令、分岐命令、アドレッシング、サブルーチン、RISCとCISC
4. パイプライン処理 (1)
パイプラインの原理、命令パイプライン、オーバヘッド、構造ハザード、データハザード、制御ハザード
5. パイプライン処理 (2)
フォワードリング、遅延分岐、分岐予測、命令スケジューリング
6. キャッシュ
記憶階層と局所性、透過性、キャッシュ、ライトスルーとライトバック、ダイレクトマップ型、フルアソシティブ型、セットアソシティブ型、キャッシュミス

コンピュータハードウェア

東大・坂井

講義の概要と予定 (2 / 2)

7. 仮想記憶
仮想記憶、ページフォールト、TLB、物理アドレスキャッシュ、仮想アドレスキャッシュ、メモリアクセス機構
8. 命令レベル並列処理 (1)
並列処理、並列処理パイプライン、VLIW、スーパースカラ、並列処理とハザード
9. 命令レベル並列処理 (2)
静的最適化、ループアンローリング、ソフトウェアパイプライン、トレーススケジューリング
10. アウトオブオーダー処理
インオーダーとアウトオブオーダー、フロー依存、逆依存、出力依存、命令ウィンドウ、リザベーションステーション、レジスタリネーミング、マッピングテーブル、リオーダーバッファ、プロセッサの性能
11. 入出力と周辺装置
周辺装置、ディスプレイ、二次記憶装置、ハードウェアインタフェース、割り込みとポーリング、アービタ、DMA、例外処理

試験： 7月後半

コンピュータハードウェア

東大・坂井

2. データの流れと制御の流れ

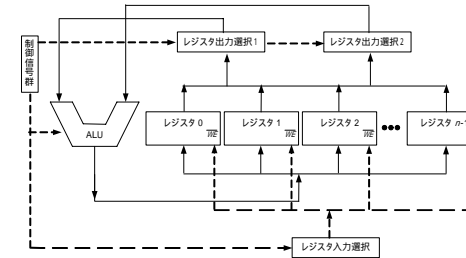
■ 内容

- 主記憶装置
 - レジスタ + ALU ?
 - 主記憶装置
 - メモリの構成
 - メモリの分類
 - レジスタファイル
- 命令
 - 命令とはなにか
 - 命令実行の仕組み
 - 算術論理演算命令の実行サイクル
 - メモリ操作命令の実行サイクル
- シーケンサ
 - シーケンサとはなにか
 - 条件分岐命令の実行サイクル
- 練習問題

コンピュータハードウェア

東大・坂井

「レジスタ + ALU」だけでいいか？



■ 疑問

- コンピュータでは大量のデータを扱わなくてはならないが、レジスタ群だけでこれが可能だろうか
- 制御信号はどうやって作られるのだろうか。
- コンピュータは足し算や引き算を実行するだけでなく、「条件 P が満足されれば A を実行し、満足されなければ B を実行する」(条件分岐)、「 C を100回繰り返す」(繰り返し実行)といった操作も行っているはずだ。これはどうやって実現するのか。

コンピュータハードウェア

東大・坂井

主記憶装置

■ 大容量記憶の実現

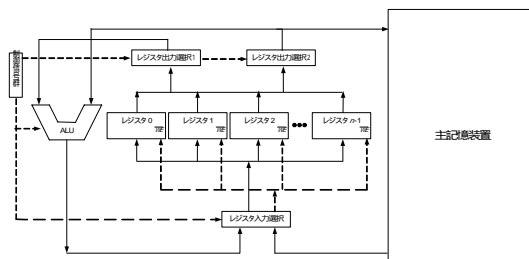


図 2.1 主記憶装置を含む演算実行機構

主記憶装置を含む演算のサイクル

- 1) 主記憶装置からレジスタにデータを移動させる (読み出し、read)
- 2) レジスタ ALU レジスタ (計算、calculation)
- 3) レジスタから主記憶装置にデータを移動させる (書き込み、write)

コン

坂井

メモリの構成

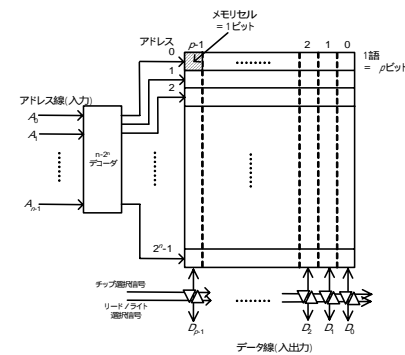


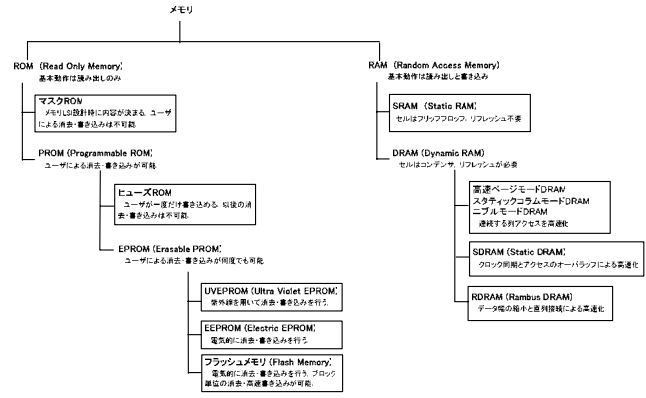
図 2.2 メモリの構成

- (1) リード (read、読み出し) : 与えられたアドレスに記憶されているデータを読み出す
- (2) ライト (write、書き込み) : 与えられたアドレスに与えられたデータを書き込む。

コンピュータハードウェア

東大・坂井

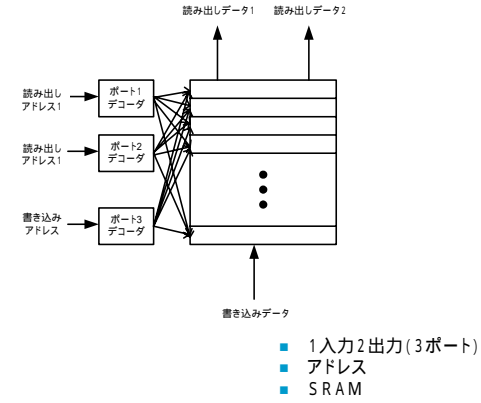
メモリの分類



コンピュータハードウェア

東大・坂井

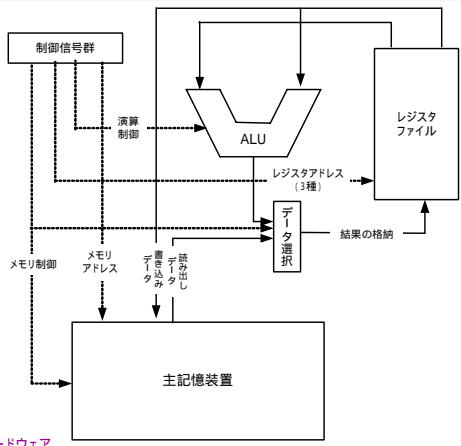
レジスタファイル



コンピュータハードウェア

東大・坂井

主記憶装置の接続



コンピュータハードウェア

東大・坂井

命令

- 命令
 - コンピュータの動作を指定するもの
 - 「データ」として表現される
 - コンピュータの最大の発明 = von Neumann Type
- 命令の構成
 - 数個のフィールドから成る
 - 操作コード
 - レジスタ番地
 - メモリ番地
 - 実行細則

ALU制御 (+, -, AND, OR ...)	入力レジスタ 1	入力レジスタ 2	出力レジスタ
------------------------------	-------------	-------------	--------

出力レジスタ = 入力レジスタ1 + 入力レジスタ2
(1) 算術論理演算命令

メモリ操作 (読み出し, ...)	レジスタ	アドレス
----------------------	------	------

レジスタ = メモリの「アドレス」番地の内容
(2) メモリ操作命令

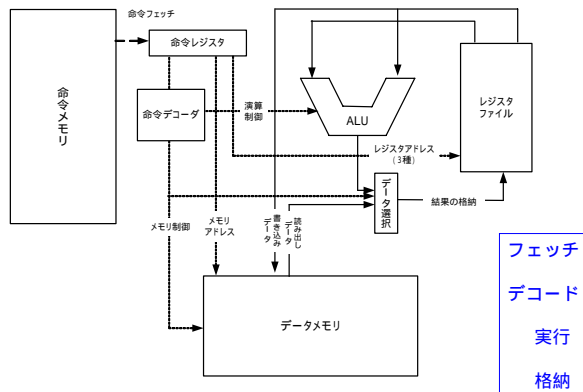
分岐操作 (ジャンプ, ...)	アドレス
---------------------	------

次の命令番地 = 「アドレス」
(3) 分岐命令

コンピュータハードウェア

東大・坂井

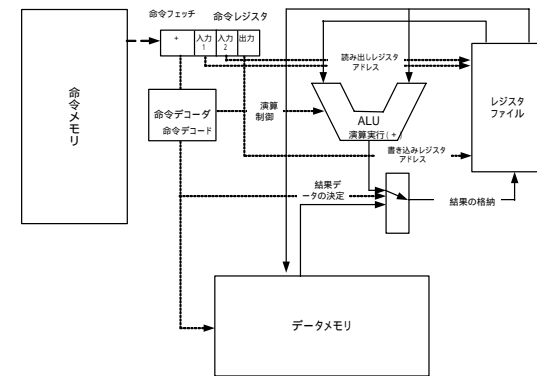
命令実行の基本形



コンピュータハードウェア

東大・坂井

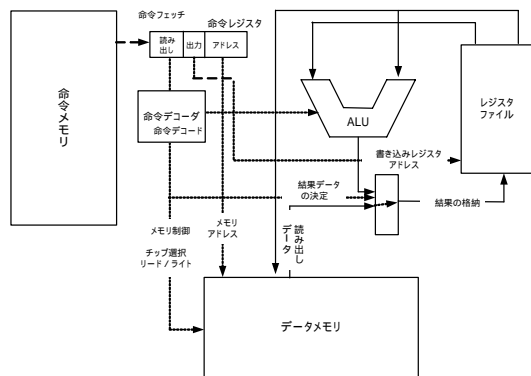
算術論理演算命令の実行サイクル



コンピュータハードウェア

東大・坂井

メモリ操作命令の実行サイクル

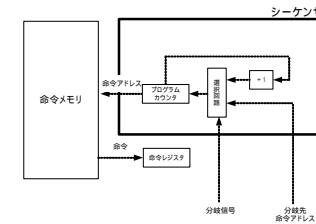


コンピュータハードウェア

東大・坂井

シーケンサ

シーケンサ = 次にどの命令を実行するのかを定める機構
= 命令アドレス生成回路

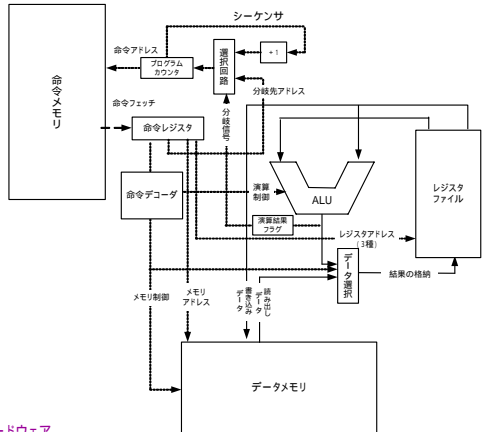


- (1) 通常の算術論理演算命令やメモリ操作命令の次には、命令メモリの次の番地の命令を実行する (+1) と書いたところがこれにあたる。
- (2) 無条件分岐命令 (ジャンプ命令) を実行したときは、行先の番地を命令レジスタやレジスタファイルなどから生成して、これをプログラムカウンタに入れてやればよい。
- (3) 条件分岐命令 (ブランチ命令) を実行したときは、条件判定の結果を「分岐信号」として取り込み、これに基づいて、分岐先の命令アドレスをプログラムカウンタに入れるか、それともプログラムカウンタの値を「+1」するか、を決める。

コンピュータハードウェア

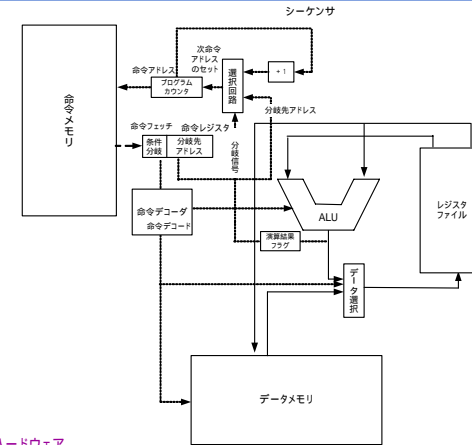
東大・坂井

コンピュータ中枢部の構成



東大・坂井

条件分岐命令の実行サイクル



東大・坂井