

コンピュータハードウェア (12)

坂井 修一

東京大学大学院 情報理工学系研究科 電子情報学専攻
東京大学 工学部 電子情報工学科 / 電気工学科

- はじめに
- デバイス技術とコンピュータ

コンピュータハードウェア

東大・坂井

はじめに

- 本講義の目的
 - コンピュータアーキテクチャの基本を学ぶ
- 時間・場所
 - 火曜日 10:15 - 11:45、I3 - 31
- ホームページ (ダウンロード可能)
 - url: <http://www.mtl.t.u-tokyo.ac.jp/~sakai/hard/>
- 教科書
 - 坂井修一『コンピュータアーキテクチャ』(コロナ社、電子情報レクチャーシリーズC-9)
教科書通りやります
- 参考書
 - D. Patterson and J. Hennessy, Computer Organization & Design, 2nd Ed. (邦訳『コンピュータの構成と設計』(第2版)上下 (日経 B P))
 - 馬場敬信『コンピュータアーキテクチャ』(改訂2版)、オーム社
 - 富田真治『コンピュータアーキテクチャ』a、丸善
- 予備知識： 論理回路
 - 坂井修一『論理回路入門』、培風館
- 成績
 - 試験 (+出席)

コンピュータハードウェア

東大・坂井

講義の概要と予定 (1 / 2)

1. コンピュータアーキテクチャ入門
デジタルな表現、負の数、実数、加算器、ALU, フリップフロップ、レジスタ、計算のサイクル
2. データの流れと制御の流れ
主記憶装置、メモリの構成と分類、レジスタファイル、命令、命令実行の仕組み、実行サイクル、算術論理演算命令、シーケンサ、条件分岐命令
3. 命令セットアーキテクチャ
操作とオペランド、命令の表現形式、アセンブリ言語、命令セット、算術論理演算命令、データ移動命令、分岐命令、アドレッシング、サブルーチン、RISCとCISC
4. パイプライン処理 (1)
パイプラインの原理、命令パイプライン、オーバヘッド、構造ハザード、データハザード、制御ハザード
5. パイプライン処理 (2)
フォワードリング、遅延分岐、分岐予測、命令スケジューリング
6. キャッシュ
記憶階層と局所性、透過性、キャッシュ、ライトスルーとライトバック、ダイレクトマップ型、フルアソシティブ型、セットアソシティブ型、キャッシュミス

コンピュータハードウェア

東大・坂井

講義の概要と予定 (2 / 2)

7. 仮想記憶
仮想記憶、ページフォールト、TLB、物理アドレスキャッシュ、仮想アドレスキャッシュ、メモリアクセス機構
8. 命令レベル並列処理 (1)
並列処理、並列処理パイプライン、VLIW、スーバスカラ、並列処理とハザード
9. 命令レベル並列処理 (2)
静的最適化、ループアンローリング、ソフトウェアパイプライン、トレーススケジューリング
10. アウトオブオーダー処理
インオーダーとアウトオブオーダー、フロー依存、逆依存、出力依存、命令ウィンドウ、リザベーションステーション、レジスタリネーミング、マッピングテーブル、リオーダーバッファ、プロセッサの性能
11. 入出力と周辺装置
周辺装置、ディスプレイ、二次記憶装置、ハードウェアインタフェース、割り込みとポーリング、アービタ、DMA、例外処理
12. コンピュータの歴史と展望

試験： 7月後半

コンピュータハードウェア

東大・坂井

1 2 . コンピュータの歴史と展望

■ 内容

- デバイス技術とコンピュータ
 - ムーアの法則
 - 集積度
 - 速度
- コンピュータの技術
 - デバイス
 - アーキテクチャ
 - ソフトウェア
- スーパーコンピュータの発展

コンピュータハードウェア

東大・坂井

デバイス技術と計算機アーキテクチャ

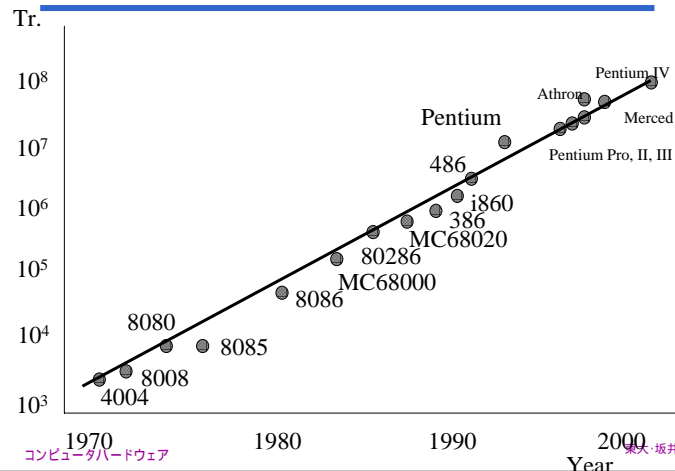
- Mooreの法則
 - 半導体の集積度は3年で4倍になる(1970年~)
- ITRS予測(2002)

| Year | 2003 | 2005 | 2007 | 2010 | 2013 | 2016 |
|----------------------------|------|------|-------|-------|-------|-------|
| Design Rule (DRAM, nm) | 100 | 80 | 65 | 45 | 32 | 22 |
| Layer | 12 | 14 | 14 | 14 | 15 | 15 |
| Wafer(mm) | 300 | 300 | 300 | 300 | 450 | 450 |
| Chip Sig. I/Os | 1024 | 1024 | 1024 | 1280 | 1408 | 1472 |
| Pins | 1452 | 1760 | 2140 | 2782 | 3616 | 4702 |
| DRAM(bits) | 1G | 2G | 4G | 8G | 32G | 64G |
| MPU Tr. | 439M | 697M | 1106M | 2212M | 4424M | 8848M |
| MPU size(mm ²) | 310 | 310 | 310 | 310 | 310 | 310 |
| Voltage | 1.0 | 0.9 | 0.7 | 0.6 | 0.5 | 0.4 |
| On Chip Clk (MHz) | 3088 | 5173 | 6739 | 11511 | 19348 | 28751 |
| I/O Bus Clk(MHz) | 3088 | 5173 | 6739 | 11511 | 19348 | 28751 |
| Power(W) | 150 | 170 | 190 | 218 | 251 | 288 |

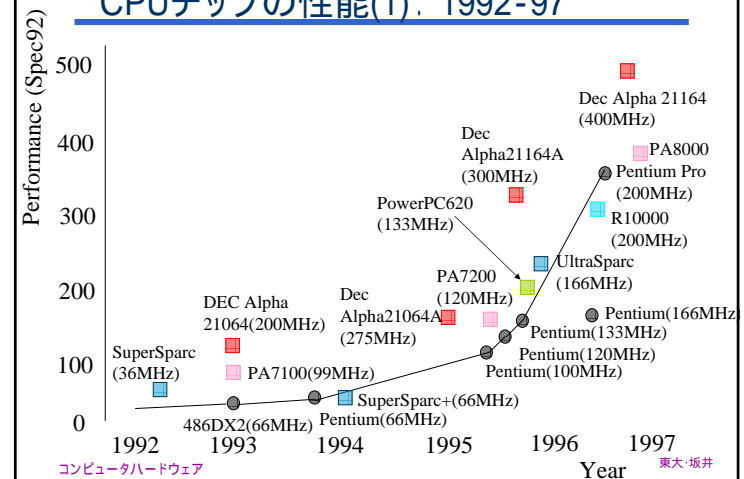
コンピュータハードウェア

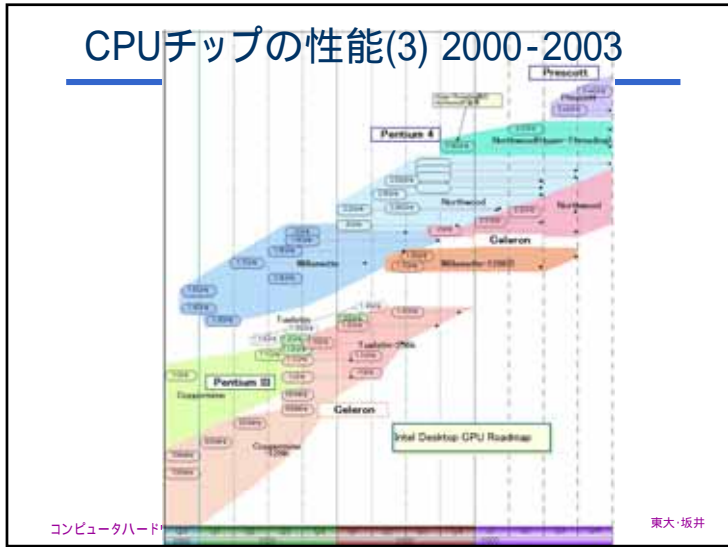
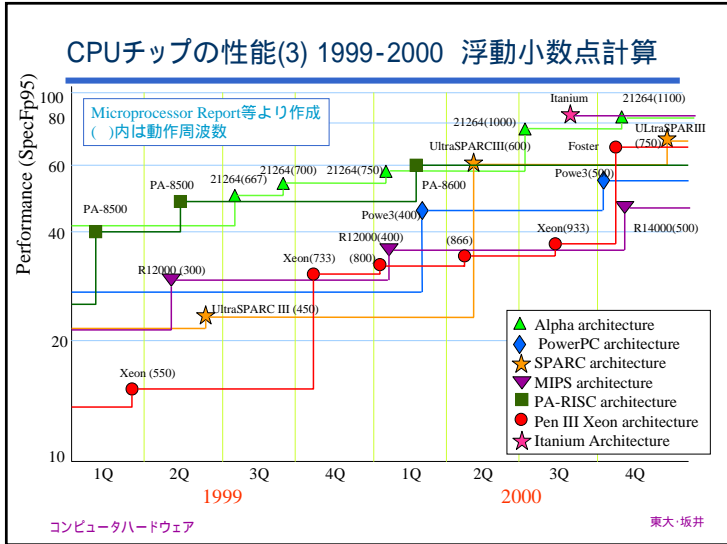
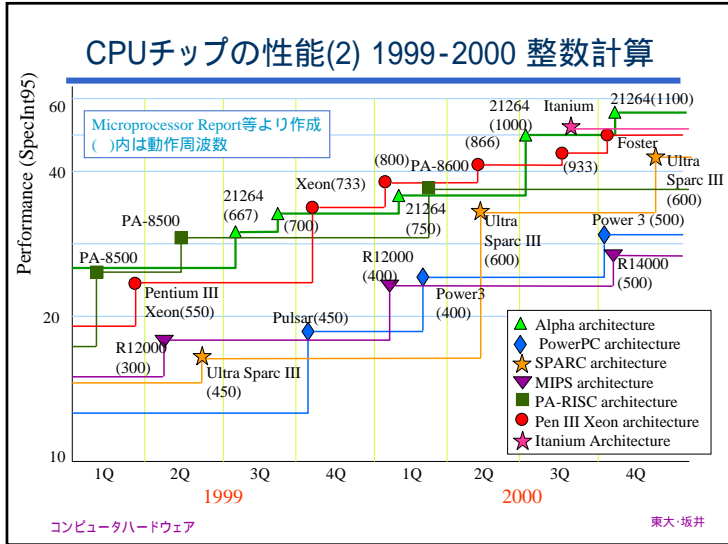
東大・坂井

Intel CPUの集積度



CPUチップの性能(1): 1992-97





デバイス技術の展望 -通信ハードウェア-

- 1990年代初頭:
 - commodityは専用技術より遥かに遅かった
 - Ethernet (10Mbps) vs. Paragon ICN (1.6Gbps/port)
- 現在:
 - commodityの著しい進歩
 - Gigabit Ether (10 Gbps)
 - WDM
 - ソフトウェア

コンピュータハードウェア 東大・坂井

アーキテクチャ技術の展開

- commodity CPUの改良・高度化
 - VLIW、スーパスカラ
 - アウトオブオーダー実行
 - 投機的実行支援
 - マルチメディア支援
 - 共有メモリ技術 大学院「計算機ハードウェア」
 - マルチスレッディング 同上
- プロセッサ・DRAM混載型LSI
- チップマルチプロセッサ(CMP) 大学院
- ネットワークインタフェースの改良・高度化

コンピュータハードウェア

東大・坂井

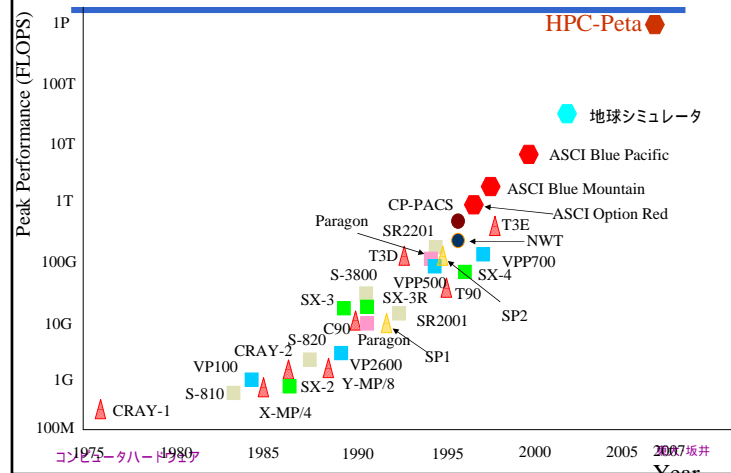
ソフトウェア

- アルゴリズム
- 言語、ライブラリ
- コンパイラ
 - 並列化コンパイラ
 - 最適化
 - ループアンローリング
 - ソフトウェアパイプラインニング
 - トレーススケジューリング
 - リネーミング
 - 投機、マルチスレッディングなどの支援
- カーネル
 - 高速通信の支援
 - 負荷分散、スケジューリング

コンピュータハードウェア

東大・坂井

スーパーコンピュータの開発マップ



コンピュータハードウェア

東大・坂井