

コンピュータハードウェア(1)

坂井 修一

東京大学大学院 情報理工学系研究科 電子情報学専攻
東京大学 工学部 電子情報工学科 / 電気工学科

- はじめに
- スケジュール
- コンピュータアーキテクチャ入門

コンピュータハードウェア

東大・坂井

はじめに

- 本講義の目的
 - コンピュータアーキテクチャの基本を学ぶ
- 時間・場所
 - 火曜日 10:15 - 11:45、I3 - 31
- ホームページ (ダウンロード可能)
 - url: <http://www.mtl.t.u-tokyo.ac.jp/~sakai/hard/>
- 教科書
 - 坂井修一『コンピュータアーキテクチャ』(コロナ社、電子情報レクチャーシリーズC-9)
教科書通りやります
- 参考書
 - D. Patterson and J. Hennessy, Computer Organization & Design, 2nd Ed. (邦訳『コンピュータの構成と設計』(第2版)上下(日経B P))
 - 馬場敬信『コンピュータアーキテクチャ』(改訂2版)、オーム社
 - 富田真治『コンピュータアーキテクチャ』a、丸善
- 予備知識： 論理回路
 - 坂井修一『論理回路入門』、培風館
- 成績
 - 試験 (+出席)

コンピュータハードウェア

東大・坂井

講義の概要と予定(1/2)

1. コンピュータアーキテクチャ入門
デジタルな表現、負の数、実数、加算器、ALU, フリップフロップ、レジスタ、計算のサイクル
2. データの流れと制御の流れ
主記憶装置、メモリの構成と分類、レジスタファイル、命令、命令実行の仕組み、実行サイクル、算術論理演算命令、シーケンサ、条件分岐命令
3. 命令セットアーキテクチャ
操作とオペランド、命令の表現形式、アセンブリ言語、命令セット、算術論理演算命令、データ移動命令、分岐命令、アドレッシング、サブルーチン、RISCとCISC
4. パイプライン処理(1)
パイプラインの原理、命令パイプライン、オーバヘッド、構造ハザード、データハザード、制御ハザード
5. パイプライン処理(2)
フォワードリング、遅延分岐、分岐予測、命令スケジューリング
6. キャッシュ
記憶階層と局所性、透過性、キャッシュ、ライトスルーとライトバック、ダイレクトマップ型、フルアソシティブ型、セットアソシティブ型、キャッシュミス

コンピュータハードウェア

東大・坂井

講義の概要と予定(2/2)

7. 仮想記憶
仮想記憶、ページフォールト、TLB、物理アドレスキャッシュ、仮想アドレスキャッシュ、メモリアクセス機構
8. 命令レベル並列処理(1)
並列処理、並列処理パイプライン、VLIW、スーバスカラ、並列処理とハザード
9. 命令レベル並列処理(2)
静的最適化、ループアンローリング、ソフトウェアパイプライン、トレーススケジューリング
10. アウトオブオーダー処理
インオーダーとアウトオブオーダー、フロー依存、逆依存、出力依存、命令ウィンドウ、リザベーションステーション、レジスタリネーミング、マッピングテーブル、リオーダーバッファ、プロセッサの性能
11. 入出力と周辺装置
周辺装置、ディスプレイ、二次記憶装置、ハードウェアインタフェース、割り込みとポーリング、アービタ、DMA、例外処理

試験：7月後半

コンピュータハードウェア

東大・坂井

1. コンピュータアーキテクチャ入門

■ 内容

- デジタルな表現
 - 2進数
 - 自然数の表現
 - 負の数の表現
 - 実数の表現
- 計算する
 - 加算、減算
 - ALU
- 計算のサイクル
 - フリップフロップ
 - レジスタ
 - レジスタとALUの結合
- 練習問題

コンピュータハードウェア

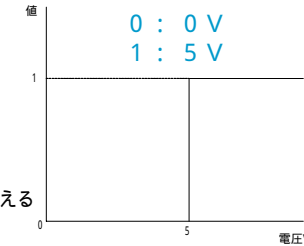
東大・坂井

デジタルな表現

- 2進数 $a_m a_{m-1} \dots a_1 a_0$
 $X = a_m 2^m + a_{m-1} 2^{m-1} + \dots + a_1 2 + a_0$ ($a_i = 0, 1$)

■ 0,1の表し方

- 0: 電圧の低い状態(L)
- 1: 電圧の高い状態(H)



- ビット (bit, binary digit, **b**)
 - 情報の単位。0が1の値を取る

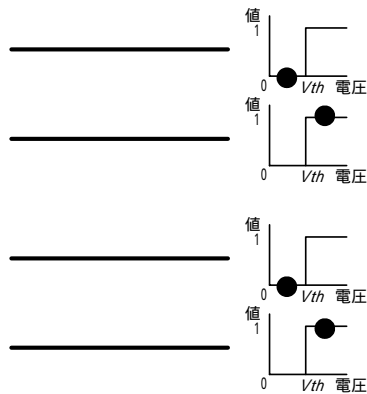
- 電線で自然数を表現する
 - 電線を束ねて、それぞれの線で「桁」を表現していると考える

- バイト(B)
 - 8ビットのこと。2進数で8桁、16進数で2桁

コンピュータハードウェア

東大・坂井

n本の線によるnビット自然数の表現



値 = 0101 (10進数の5)

コンピュータハードウェア

東大・坂井

負の数の表現

- 負の数: 2の補数表現を使う

$$-X \quad 2^n - X$$

(Xの各桁の1と0を反転し、結果に1を加えたもの)

符号	Xが正のとき X
号	Xが負のとき $2^n - X$

2の補数表示

符号は、正のとき0, 負のとき1

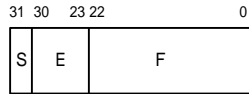
- 2^{n-1} から $2^{n-1} - 1$ までの数を表すことができる

コンピュータハードウェア

東大・坂井

実数の表現

- 固定小数点による表現
 - 整数の表現と同じ、何桁目かに小数点があると「約束」
 - 特別な回路を用意する必要なし
 - 演算のたびに小数点の位置合わせのためのシフト(shift, 桁移動)が必要、プログラムで。
- 浮動小数点による表現
 - 演算のために特別な回路を用意する、プログラムによる補正は不要。



$$\begin{cases}
 E = 0 & \begin{cases} F = 0 & 0 \\ F \neq 0 & (-1)^S \times (0.F) \times 2^{-126} \end{cases} \\
 0 < E < 255 & (-1)^S \times (1.F) \times 2^{E-127} \\
 E = 255 & \begin{cases} F = 0 & (-1)^S \times \text{NaN (No Number)} \\ F \neq 0 & \text{NaN (No Number)} \end{cases}
 \end{cases}$$

- 実数は近似値で表現している。誤差解析が必要

コンピュータハードウェア

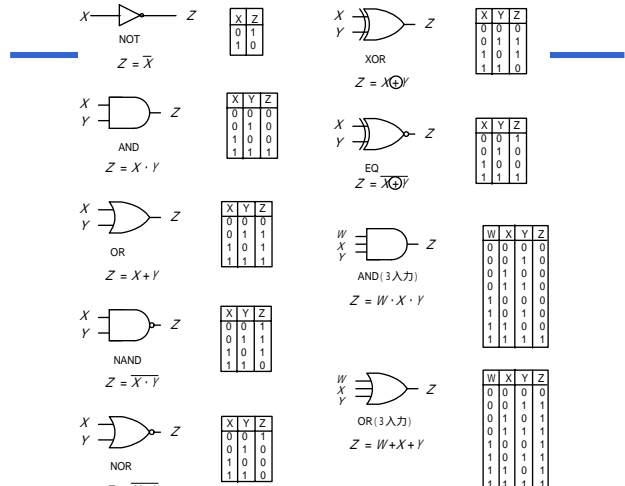
東大・坂井

計算する

- 計算 = 論理関数の実現
 - 1個以上の2進数データから新たな2進数データを作成すること
- 組合せ論理回路
 - 論理関数を実現する回路
 - 数種類の基本素子で実現される

コンピュータハードウェア

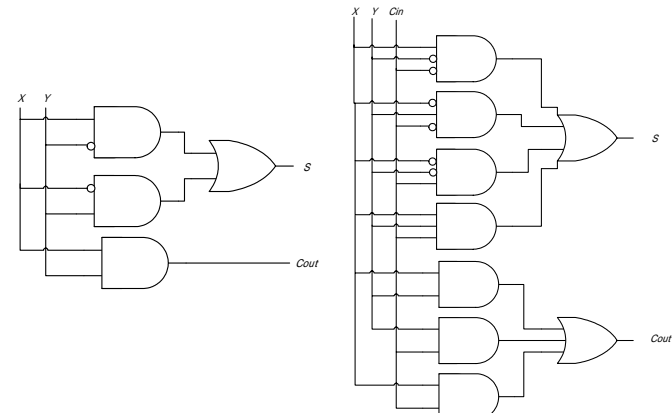
東大・坂井



コンピュータハードウェア

東大・坂井

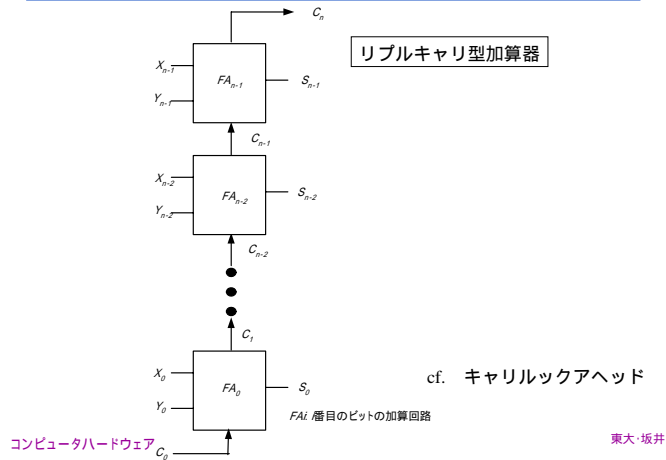
演算回路(1): 1ビット加算器



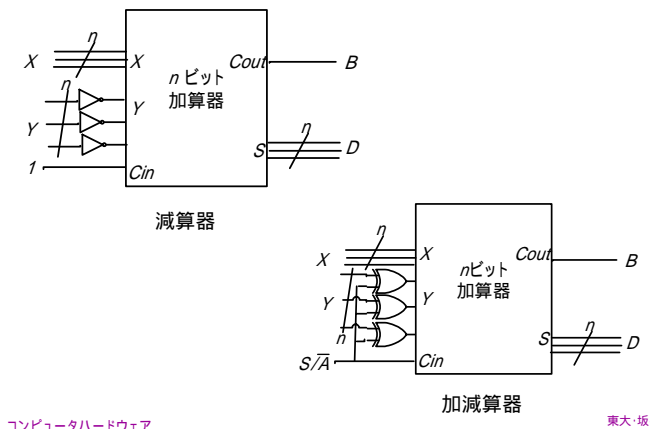
コンピュータハードウェア

東大・坂井

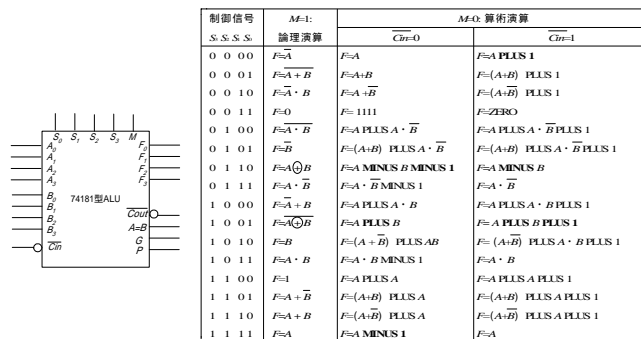
演算回路(2): nビット加算器



減算器と加減算器



ALU

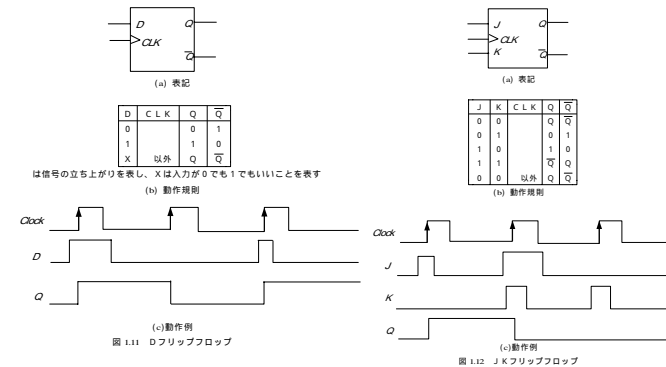


(b) 動作: 重要なものは太字とした
図 1.10 74181 型 ALU (4 ビット) (前ページからの続き)

コンピュータハードウェア

東大・坂井

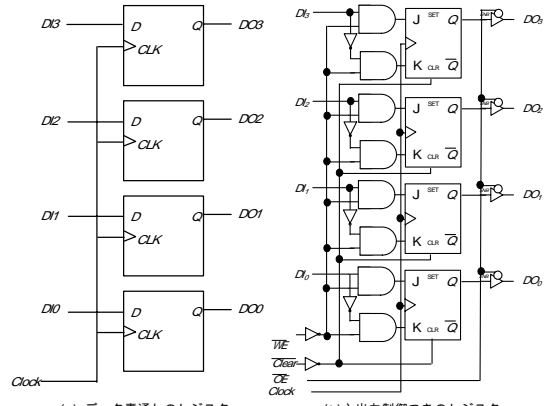
フリップフロップ



コンピュータハードウェア

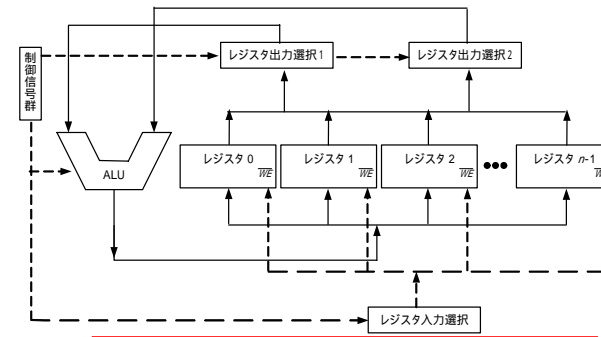
東大・坂井

レジスタ



(a) データ素通しのレジスタ (b) 入出力制御付きのレジスタ
 コンピュータハードウェア 図 1.13 4ビットレジスタ 東大・坂井

計算のサイクル



計算のサイクル: レジスタ ALU レジスタ

コンピュータハードウェア 東大・坂井